

PWM 제어회로 모듈

SMPS의 실제 설계에 있어서 제어회로 부분은 IC화 되어 제어용 IC칩을 사용하는 것이 일반적이지만, 본 장에서는 PWM 제어회로의 동작원리를 알아보기 위하여 개별소자를 이용한 회로 모듈을 설계하고 그 동작을 확실히 하는 것으로 한다.

글 : 김희준/한양대학교 전자컴퓨터공학부 교수

SMPS에서 출력전압의 Regulation을 위해서는 부채환 제어가 필요하다. 이러한 SMPS의 부채환 제어회로의 동작원리를 알 수 있는 구성도를 그림 1.1에 나타내고 있으며 그 동작을 살펴보면 다음과 같다.

우선, SMPS의 출력전압 V_o 가 전압 분배 회로를 거쳐 기준전압 V_{ref} 와 비교된다. 여기서 나타나는 오차는 오차 증폭기를 통하여 증폭이 되고 비교기에서 삼각파와 비교되어 SMPS의 스위치를 구동하기 위한 구동파 펄스를 발생하게 된다. 출력오차에 상응하여 펄스 폭이 조정됨으로써 출력전압이 Regulation 되기 때문에 이를 PWM(Pulse Width Modulation)에 의한 제어

라고 한다.

SMPS의 실제 설계에 있어서 제어회로 부분은 IC화 되어 제어용 IC칩을 사용하는 것이 일반적이지만, 본 장에서는 PWM 제어회로의 동작원리를 알아보기 위하여 개별소자를 이용한 회로 모듈을 설계하고 그 동작을 확실히 하는 것으로 한다.

1.1 PWM 제어회로 모듈의 동작원리 및 설계

그림 1.2는 PWM 제어회로 모듈을 구성하는 불리도를 나타내며 각 블록별 회로의 동작원리의 해설 및

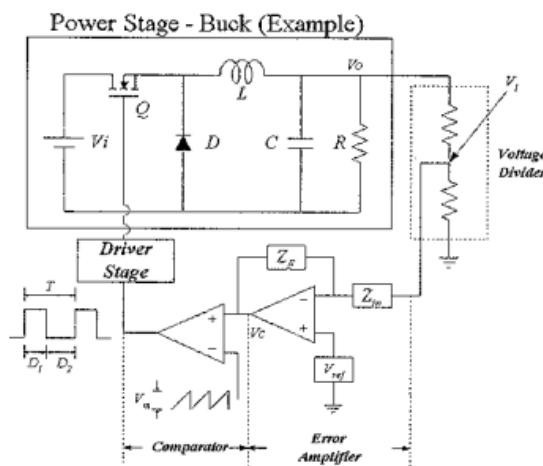


그림 1.1 SMPS의 제어회로 구성도

그림 1.2 PWM 제어회로 모듈의 블록도

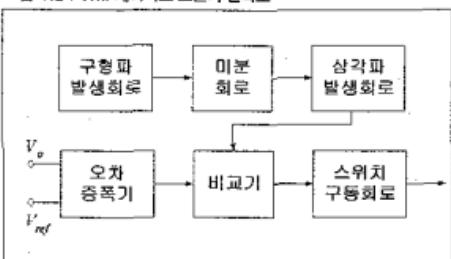
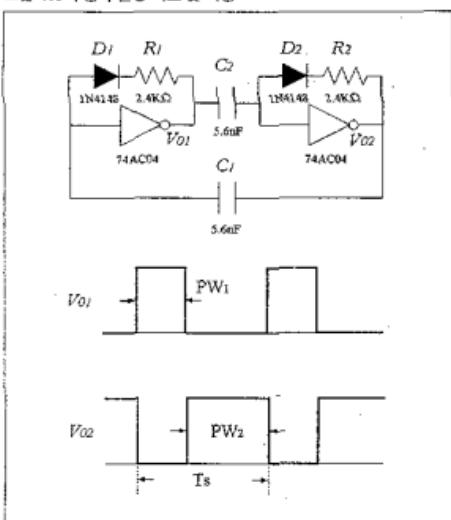


그림 1.3 구형파 발생 회로 및 파형



설계는 다음과 같이 수행할 수 있다.

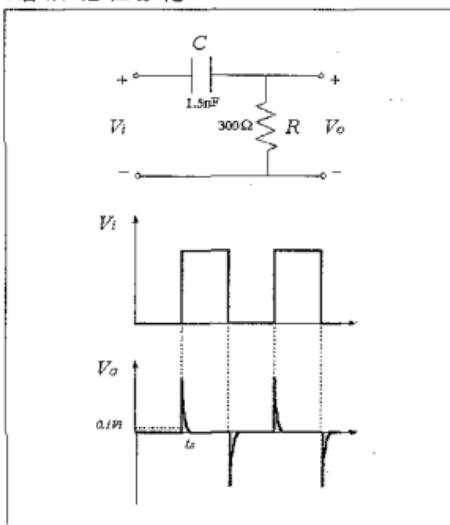
(1) 구형파 발생회로로

그림 1.3은 구형파 발생회로로 및 파형을 나타낸다. 이 회로는 2개의 인버터로 구성된 비안정 멀티비아브레이터로서 인버터는 74AC04를 사용하였다. 출력파형에서 펄스 폭은

$$PW_1 = 0.7R_1C_1$$

$$PW_2 = 0.7R_2C_2 \quad (1.1)$$

그림 1.4 미분회로 및 파형



$$f_s = \frac{1}{T_s} = \frac{1}{(PW_1 + PW_2)}$$

로 주어진다. 본 설계에서는 주파수를 $f_s = 33\text{kHz}$ 로 하고 소자값은

$$R_1 = R_2 = 2.4(k\Omega)$$

$$C_1 = C_2 = 5.6(\text{nF}) \quad (1.2)$$

으로 결정한다.

(2) 미분회로

구형파 발생 회로에서 출력된 구형파를 그림 1.4의 미분회로에 가하여 폭이 좁은 임펄스 파형으로 전환한다.

출력전압이 초기값으로부터 10%의 값까지 감쇄하는 시간 t_s 는 다음과 같이 구할 수 있다.

$$\frac{V_o}{V_i} = e^{-\frac{t_s}{RC}}$$

$$-\frac{t_s}{RC} = \ln(0.1) \quad (1.3)$$

SMPS 기본설계(1)

그림 1.5 삼각파 발생회로 및 파형

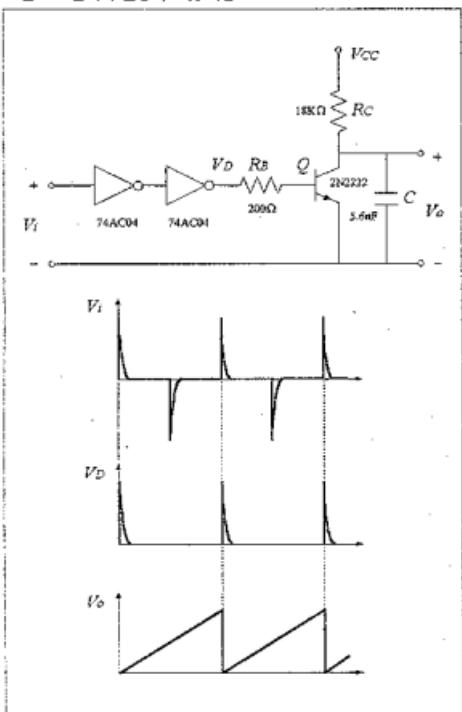


그림 1.7 비교기 회로 및 파형

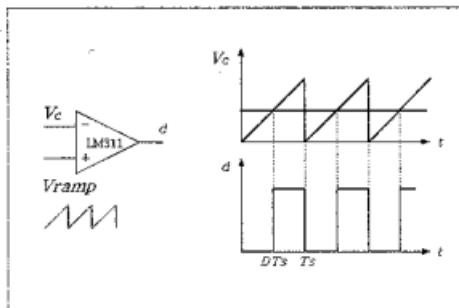


그림 1.8 스위치 구동회로

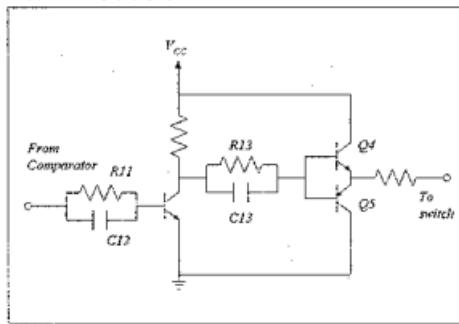
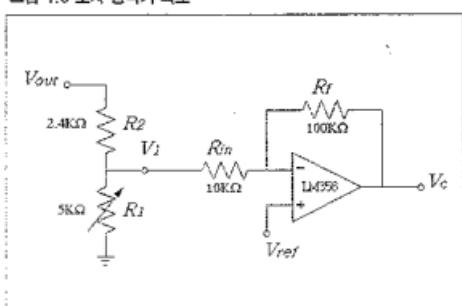


그림 1.6 오차 증폭기 회로



$$t_e = 2.3RC$$

본 설계에서는 $R=300\Omega$, $C=1.5nF$ 으로 설정하였다.

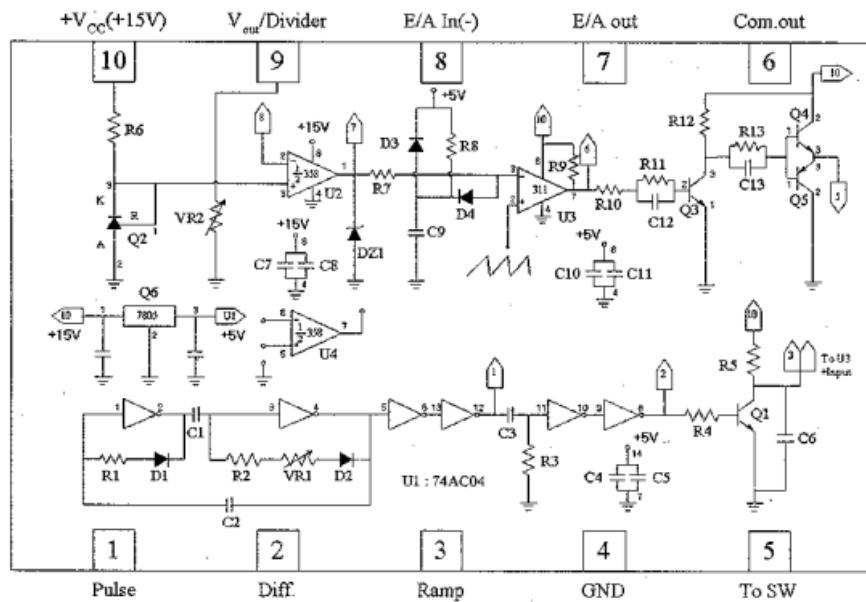
(3) 삼각파 발생회로

그림 1.5는 삼각파 발생회로 및 파형을 나타낸다. 미분회로의 출력을 삼각파 발생회로에 입력하면 BJT의 베이스-이미터간의 등가 다이오드에 의해 정류되면서 그림의 V_D 와 같은 임펄스 파형이 된다.

임펄스 파형이 가해지는 순간 BJT Q는 포화상태가 되면서 출력 커패시터 C에 충전된 전하가 순간적으로 Q의 컬렉터로 방전된다. 방전이 되는 즉시 Q는 차단상태가 되고 C는 R을 통하여 다음의 임펄스가 가해질 때까지 충전된다. 이때 R, C의 시정수가 매우 큰 값이라고 가정하면 출력 V_o 는 선형으로 극사되어 거의 직선인 삼각파를 구할 수 있다. 출력의 식은 다음과 같이 나타낼 수 있다.

$$V_o = \frac{V_a}{RC} t \quad (1.4)$$

그림 1.9 PWM 제어회로 모듈의 전체 구성도



본 설계에서는 $R=18k\Omega$, $C=5.6nF$, Q : 2N2222
를 사용하였다.

(4) 오차 증폭기

그림 1.6은 오차 증폭기 회로를 나타낸다. 이 회로는 R_1, R_2 에서 분압된 출력전압 V_i 가 기준전압 V_{ref} 와 비교되고, 그 오차가 증폭되는 형태로 동작한다. V_i 가 V_{ref} 보다 작은 경우 출력 V_c 의 레벨은 $-R_f/R_2$ 의 기울기로 상승하는 반면, V_i 가 V_{ref} 보다 큰 경우는 $-R_f/R_1$ 의 기울기로 하강한다.

본 설계에서는 오차 증폭기의 OP Amp는 범용인 LM358을 사용하였다. 오차 증폭기의 저항 R_m 및 R_s 는 SMPS의 안정성 및 우수한 과도 특성을 얻기 위해 pole-zero 보상을 해주는 경우가 일반적인데.. 이 때는 $R_s C$ 회로로 대체 된다.

(5) 비교기

그림 1.7에 비교기의 회로를 나타낸다. 이 비교기의

서 반전 입력단자에는 앞서의 회로에서 구해진 삼각파가, 비반전 입력단자에는 오차 증폭기의 출력 V_c 가 가해진다. 두 입력이 비교되어 그림에서와 같이 스위치를 구동하기 위한 구형파 펄스를 출력한다. V_c 의 레벨이 상승하는 경우 펄스 폭이 넓어지고 V_c 의 레벨이 감소하는 경우 펄스 폭은 좁아진다.

본 설계에서 비교기의 OP Amp는 LM311을 사용하였다.

(6) 스위치 구동회로

SMPS의 스위치의 구동을 원활히 하기 위하여 그릴 1.8과 같이 주로 전류 증폭 기능을 중심으로 한 2단의 증폭회로로 구성되고 있다(CE 및 Totem-pole 형태의 CC).

그림 1.9는 지금까지 설계된 전체 회로를 접속한 PWM 제어회로 모듈의 구성을 나타내며 이 모듈을 이용하여 SMPS의 출력전압을 제어할 수 있다. D3, D4, R8, C9로 구성되는 회로는 Soft Start 회로를 나타낸다.

SMPS 기본설계(1)

표 1.1 PWM 제어회로 모듈의 Parts List

품명	번호	값	품명	번호	값
R	R1	2.4kΩ(1/4W)	C	C1	5.6nF(Ceramic)
	R2	2.4kΩ(1/4W)		C2	5.6nF(Ceramic)
	R3	300Ω(1/4W)		C3	1.5nF(Ceramic)
	R4	200Ω(1/4W)		C4	1μF(Tantal)
	R5	18kΩ(1/4W)		C5	100nF(Ceramic)
	R6	470Ω(1/4W)		C6	5.6nF(Ceramic)
	R7	18kΩ(1/4W)		C7	1μF(Tantal)
	R8	180kΩ(1/4W)		C8	100nF(Ceramic)
	R9	2.4kΩ(1/4W)		C9	47μF(전해)
	R10	100Ω(1/4W)		C10	1μF(Tantal)
	R11	100Ω(1/4W)		C11	100nF(Ceramic)
	R12	1kΩ(1/4W)		C12	6.8nF(Ceramic)
	R13	100Ω(1/4W)		C13	6.8nF(Ceramic)
가변저항	VR1	2kΩ	D	D1	IN4148
	VR2	10kΩ		D2	IN4148
제너	DZ1	IN5223(2.7V)		D3	IN4148
트 랜 지 스 터	Q1	2N2222		D4	IN4148
	Q2	TL431(regulator)	IC	U1	74AC04
	Q3	2N2222		U2	LM358
	Q4	2SC3230		U3	LM311
	Q5	2SA1276		U4	LM358
	Q6	7805(regulator)			

참고 1.1 Soft Start 회로

그림 1.9의 PWM 제어회로 모듈 구성도에서 부가된 D3, D4, R8, C9의 회로는 Soft Start 회로이다. 이 회로가 부가되지 않는 경우 회로 모듈의 동작을 보면 우선 전원 V_{cc} (+15V)가 투입된 직후 9번 핀 전압은 0이 되고 오차증폭기(U2)의 출력이 급격히 최대전압(2.7V)으로 상승한다. 이에 따라 스위치 구동 펄스의 시비율 D가 급격히 최대치가 되며, 이는 곧바로 SMPS의 스위치 전류의 급격한 증가로 이어져 스위치가 파괴되는 등의 사고가 발생할 가능성이 높아진다.

따라서 이 Soft Start 회로를 부가하여 사고를 미연에 방지하게 되는데, 그 동작은 다음과 같이 설명할 수 있다. 전원이 투입된 직후 오차증폭기의 출력은 급격히 상승하려고 하지만 D4가 도통하면서 R7,C9의 회로 및 R8,C9의 회로를 통하여 C9의 전압이 서서히 충전되어 오차증폭기의 출력이 급격히 상승하는 것을 막는다(R7C9의 시정수<R8C9의 시정수). 그 후 제어회로 모듈이 정상동작에 들어와서 출력전압에 상용한 오차증폭기의 전압이 출력될 때 C9에는 R8, C9의 회로로 여분의 전압이 더 충전되므로 D4는 역바이어스 상태가 되어 차단 상태가 되고 Soft Start 회로는 이 제어회로 모듈로부터 분리된다.

다이오드 D3는 C9에 충전된 전압의 방전 path로 작용한다.

참고 1.2 프로그래머블 센트 레귤레이터 TL431

그림 1.9의 구성도에서 10번 핀의 기준전압(V_{ref})으로 이용되고 있는 레귤레이터 IC로서 안정된 2.5V의 출력을 기대할 수 있고, 비교적 염가라는 특징으로 인하여 관련분야에 폭넓게 이용되고 있는 IC이다. 그림 R1.1에 나타낸 등기회로를 보면 회로 내에 밴드 폭이 약 700kHz의 OP Amp.가 내장되어 있어서 이를 오차증폭기로 이용함으로써 간단한 전압 제어회로로도 용용할 수 있다(그림 R1.2). 이 외에도 정전류원, Phono Amp. 전압 Monitor 등 폭넓은 용용범위를 갖고 있다(data book 참조). 최대정격은 $V_{AA} = 37V$, $I_k = 100\sim150mA$, $I_{ref} = 0.05\sim10mA$ 로 되어 있다.

Representative Block Diagram

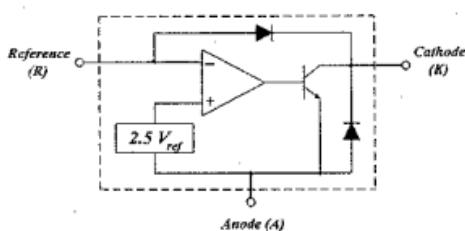


그림 R1.1 TL431의 등기회로

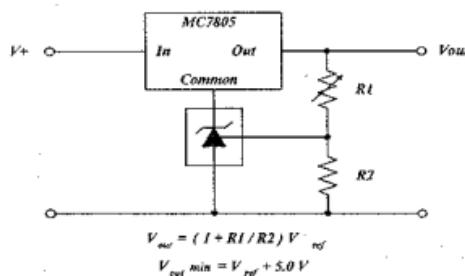


그림 R1.2 TL431의 용용회로

SMPS 기본설계(1)

그림 1.10 PWM 제어회로 모듈의 실험 회로도

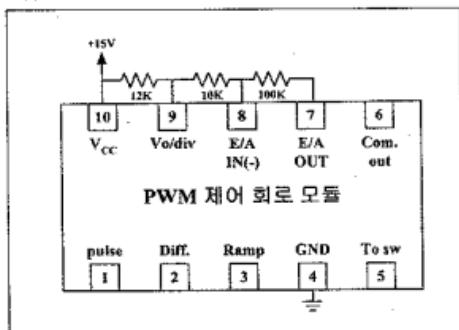


그림 1.13 삼각파 실험 파형

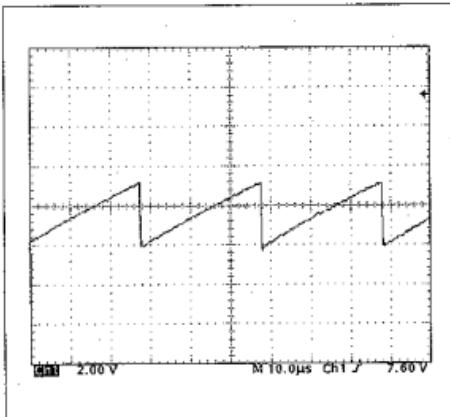


그림 1.11 구형파 펄스의 실험 파형

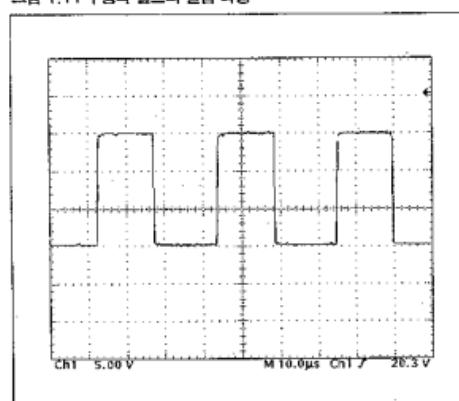


그림 1.14 비교기의 입력 실험 파형

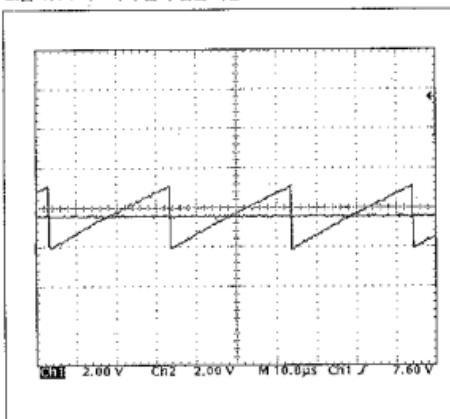
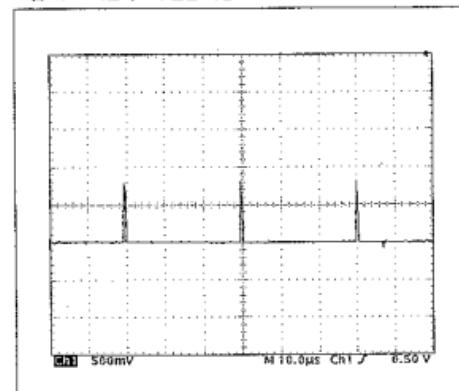


그림 1.12 미분회로의 실험 파형

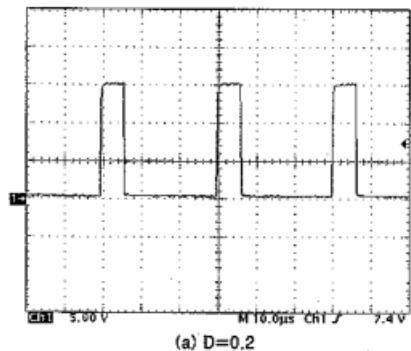
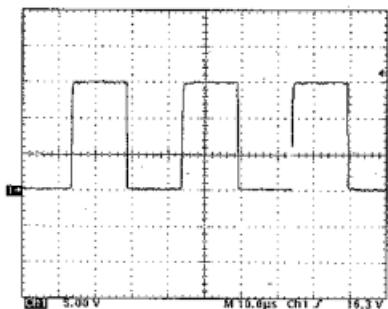
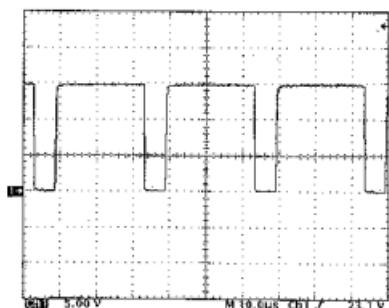


타내고, DZ1은 오차증폭기의 출력을 2.7V로 제한하기 위해 부가하였다. 표 1.1은 이 모듈의 Parts List를 나타낸다.

1.2 PWM 제어회로 모듈의 실험

설계된 그림 1.9의 PWM 제어회로 모듈을 실험하기 위해 모듈을 그림 1.10과 같이 결선한다. +15V 전원을 투입하고 9번 핀의 VR2를 조정하여 5번 핀에

그림 1.15 시비율의 변화 (실험 파형)

(a) $D=0.2$ (b) $D=0.5$ (c) $D=0.8$

서 스위치의 구동 펄스가 출력하는 것을 오실로스코프로 확인한다.

(1) 오실로스코프를 사용하여 1번 pin(Pulse)에서 출력되는 파형을 관찰한다. 이 파형이 삼각파를 만드는데 원천이 되는 파형이다.

구형과 펄스의 실험 파형(그림 1.11 참조)으로부터 구형과의 진폭과 주파수를 다음과 같이 구할 수 있다.

- 구형과 주파수 : $f_s = 33\text{kHz}$,
- 구형과 진폭 : $v_s = 15\text{V}$

(2) 오실로스코프를 사용하여 2번 pin (Diff.)에서의 파형을 관찰한다. 그림과 같은 임펄스 파형을 얻게 되며 삼각파 발생회로의 입력에 가해진다.

(3) 오실로스코프를 사용하여 3번 pin (Ramp)에서의 파형을 관찰한다. 그림과 같이 거의 직선에 가까운 경사를 갖는 삼각파를 구할 수 있다.

- 삼각파 주파수 : $f_r = 33\text{kHz}$,
- 삼각파 진폭 : $v_r = 3\text{V}$

(4) 오실로스코프를 사용하여 3번 펈(Ramp)과 7번 펈(E/A out)의 파형을 동시에 관찰하여 오차 증폭기의 출력과 삼각파가 비교되고 있음을 확인한다. 이 비교에 의해 스위치의 구동을 위한 구동 펄스(그림 1.15)가 생성된다.

(5) 그림 1.9의 회로에서 VR2를 조정하여 7번 펈의 전압 레벨을 여러 값으로 변화시킴으로써 5번 펈(To sw)에서 출력되는 구형과 펄스의 폭이 변화함을 관찰한다. 그림 1.15는 $D=0.2, 0.5, 0.8$ 의 경우를 나타내고 있다.

1.3 맷음말

지금까지의 설계 및 실험을 통하여 PWM 제어회로 모듈의 부분별 동작과 전체회로의 동작원리를 명확히 파악할 수 있었다. 특히 출력오차에 상응하여 스위치의 구동 펄스 폭을 제어함으로써 SMPS의 출력을 제어할 수 있음을 알았다. 이 모듈은 앞으로 2장 이후에서 다룰 SMPS의 제어에 사용될 것이다. 3